

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-144376

(43)Date of publication of application : 18.08.1984

(51)Int.Cl.

H02M 7/537

(21)Application number : 58-019276

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 07.02.1983

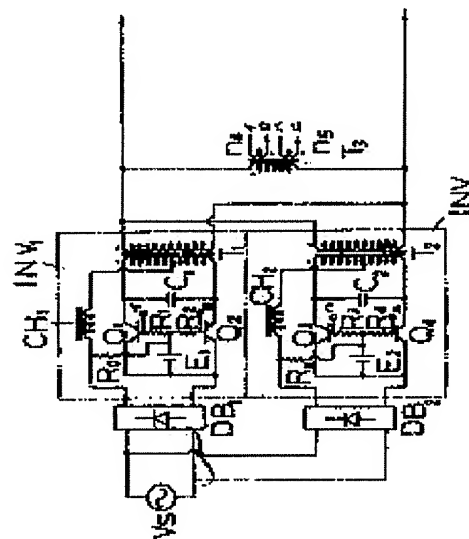
(72)Inventor : KUBOTA SATOSHI
SAKAGUCHI YOSHIYASU
HIRATOMO YOSHIMITSU

(54) INVERTER DEVICE

(57)Abstract:

PURPOSE: To alleviate a current share in a plurality of respective inverters by commonly using magnetic fluxes crossing the feedback windings of the inverters, thereby oscillating the inverters in the same polarity and period.

CONSTITUTION: A transformer T3 is connected to the output terminal connected in parallel with the output terminals of two push-pull inverters INV1, INV2, the secondary windings n4, n5 of the transformer T3 are used as feedback windings, and the both ends of the windings n4, n5 are connected between the base terminals of pairs of switching transistors Q1, Q2 and Q3, Q4 which form the both inverters INV1, INV2. Since magnetic fluxes of the windings n4, n5 are commonly used, the voltage fed back between the base terminals of the two inverters INV1, INV2 can be set to the same period and polarity, i.e., in phase.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

2. Scope of the Claims

(1). An inverter apparatus comprising a plurality of inverters each receiving a DC voltage or a rectified voltage and turning on/off a pair of incorporated switching transistors, so as to output a high-frequency voltage via an oscillation transformer, a load being connected to the output terminals of each of the inverters, and the output terminals being connected in parallel to one another,

wherein each of the above inverters is provided with a feedback winding for allowing the feedback of an output voltage from the inverter apparatus, both ends of each of the feedback windings are connected to the base terminals of both of the above transistors, and magnetic flux interlinking with each of the feed back windings is used in common.

3. Detailed Description of the Invention

(Technical Field)

The present invention relates to an inverter apparatus for supplying a high-frequency voltage to a load.

(Background Art)

Fig. 1 shows a circuit diagram relating to a push-pull inverter. Based on the inverter, an AC power supply V_s is supplied through a full-wave rectifier DB, and thus a DC voltage is obtained. The DC voltage then passes through a constant-current choke CH and a primary winding n_1 of an oscillation transformer T, and a pair of switching transistors Q_1 and Q_2 are alternatively turned on/off. In this way, an output winding n_2 of the oscillation transformer T generates a high-frequency voltage, and thus a load Z is provided with a high-frequency power. In the figure, reference character C denotes a resonance capacitor; n_3 denotes an oscillation feedback line; E denotes a bias supply; R_0 denotes a starting resistor; and R_1 and R_2 denote bias resistors.

The operation of the inverter will be described. When the AC power supply V_s is inputted, it passes through the starting resistor R_0 , and a base current flows through the transistors Q_1 and Q_2 . While both of the transistors begin to conduct, one of the transistors is caused to be turned on before the other due to variation of the transistors or the like. As a result, an oscillating voltage is generated in the oscillation transformer T. The oscillating voltage is fed back between the base terminals of both of the transistors Q_1 and Q_2 by the feedback winding n_3 , causing the level of the transistor turned on first to be increased further and the level of the other

transistor to be decreased further. Such operation continues until the oscillating voltage reaches a zero-cross point. Thereafter, the on/off-state of both of the transistors Q_1 and Q_2 is reversed, and they are alternatively turned on/off. Thus, a high-frequency voltage is generated in the oscillation transformer T , and a high-frequency power is supplied to the load Z .

In cases in which the load Z connected to the output winding n_2 of the oscillation transformer T is heavy, for example, in cases in which a plurality of loads are connected in parallel, the current supplied to the load Z is increased. Further, the current flowing through the output winding n_2 is increased and the magnetic flux of the oscillation transformer T is also increased. Thus, when the load Z is heavy; that is, when the capacity of the load Z is large, in order to prevent the saturation of the magnetic paths of the iron core of the oscillation transformer T , it is necessary to enlarge the cross-sectional area of the magnetic paths, resulting in an increase in the size of the oscillation transformer T . Further, both of the transistors Q_1 and Q_2 require large electric capacity. Furthermore, since a high voltage approximately three times the power supply voltage is applied between the collector and the emitter of each of the transistors Q_1 and Q_2 during operation, high-voltage transistors are used. However, high-voltage, high-capacity transistors are costly, and also, when those having a small degree of margin with respect to current are used, reliability is decreased.

Thus, in cases in which the capacity of the load Z is large, when miniaturization of the oscillation transformer T and reliability of the switching transistors Q_1 and Q_2 are taken into account, such method is conceivable that the outputs from a plurality of inverters are synthesized so as to reduce current burden on the oscillation transformer T and the transistors Q_1 and Q_2 of each inverter. Fig. 2 shows an example relating to such method, and in the figure, a plurality of inverters INV_1 and INV_2 are connected in parallel to each other. Based on such structure, the oscillation transformers can be miniaturized and the electric capacity of the switching transistors can be reduced.

However, since a plurality of inverters are connected in parallel, such method has the following problem. Namely, there are cases in which the individual inverters INV_1 and INV_2 oscillate with opposite polarities such that the output voltages are negated with each other, and the inverters are therefore stabilized in a state in which no output voltage is obtained. This is because the inverters INV_1 and INV_2 each have a separate oscillation feedback winding (which drives the turning on/off of the transistor); the reason will be explained with reference to Fig. 3. Leakage inductance exists in the output winding of each of the oscillation transformers T_1 and T_2 of two

inverters INV_1 and INV_2 , and the inductance is represented as L_1 and L_2 in the figure. Assuming that both of the inverters INV_1 and INV_2 begin to oscillate such that the output voltages have opposite polarities as shown in the figure, load currents i_1 and i_2 from the individual inverters INV_1 and INV_2 flow through the load Z . However, as shown in the figure, the polarities are opposite to each other. Thus, if the specifications of both of the inverters INV_1 and INV_2 are made approximately equal to each other, the load currents i_1 and i_2 are also made approximately equal to each other. As a result, no voltage is generated across the load Z , and no electric power is supplied from both of the inverters INV_1 and INV_2 . Thus, a current i_{out} represented by a broken line in the figure circulates through the output windings of the individual oscillation transformers T_1 and T_2 . This means that, in view of the individual inverters, the impedance of other inverters is lower than that of the load Z , and the inverters are stabilized in such state.

If both of the inverters INV_1 and INV_2 begin to oscillate with the same polarity, in this case, the load impedance is determined by the load Z . Thus, there is caused a state in which the load impedance is higher compared with the case of the oscillation with opposite polarities. Further, the circuit will not be caused in a state in which it has two kinds of load impedance, and it is stabilized in the lowest loading state. Thus, there is no possibility that the circuit shown in Fig. 3 oscillates with the same polarity and stably operates.

(Object of the Invention)

The present invention has been made in view of the above points, and it is an object of the present invention to provide an inverter apparatus that synthesizes output voltages from a plurality of inverters in a parallel manner, wherein each of the inverters oscillates with the same polarity and cycle, so as to obtain an effective output voltage.

(Disclosure of the Invention)

The present invention provides an inverter apparatus in which the output voltages of a plurality of inverters are synthesized in parallel, and the individual inverters are oscillated with the same polarity and cycle by using the magnetic flux interlinking with the feedback windings of each inverter in common.

The present invention will be hereafter described based on embodiments. Fig. 4 shows a circuit diagram of an embodiment according to the present invention. A transformer T_3 is connected to output terminals to which individual output terminals of two push-pull inverters INV_1 and INV_2 are connected in parallel. Secondary windings n_4 and n_5 of the transformer T_3 are used as feedback windings, and both

terminals a and b of the feedback winding n_4 and both terminals c and d of the feedback winding n_5 are connected to base terminals of a pair of switching transistors Q_1 and Q_2 and to base terminals of a pair of switching transistors Q_3 and Q_4 of which the inverters INV_1 and INV_2 are composed. Since other structures are identical to those shown in Fig. 1, the descriptions thereof are omitted.

Further, since the magnetic flux of the feedback windings n_4 and n_5 is commoditized, by appropriately connecting the feedback windings n_4 and n_5 to the base terminals, the cycles and the polarities of the voltages fed back to the individual base terminals of the two inverters INV_1 and INV_2 can be made identical to each other; that is, the same phase. Thus, since the oscillating polarity is determined because of the above reason, conventional oscillation that negates output voltages can be prevented.

Next, Fig. 5 shows another embodiment. In the same way as in the above embodiment, the output terminals of two push-pull inverters INV_1 and INV_2 are connected in parallel to each other, and an oscillation transformer T_1 in the inverter INV_1 is provided with windings n_4 and n_5 as feedback windings that are connected to the base terminals of the inverters INV_1 and INV_2 , respectively. In the present embodiment, the magnetic flux interlinking with the feedback windings n_4 and n_5 is also commoditized, as in the above embodiment. Further, since the polarity of the feedback windings n_4 and n_5 is determined, the individual inverter INV_1 and INV_2 are oscillated with the same polarity, and therefore such oscillation that negates output voltages can be prevented. Since the transformer T_3 used for feedback windings can be omitted in the present embodiment, miniaturization can be achieved as compared with the above embodiment.

Fig. 6 shows still another embodiment. A capacitor C_3 is connected in series to the transformer T_3 installed at the output terminal shown in Fig. 3, and the feedback windings n_4 and n_5 with which the transformer T_3 is provided are connected to the base terminals of the switching transistors in the individual inverters INV_1 and INV_2 . In the present embodiment, the oscillation operation is conducted in the same way as in the above embodiments. Further, since the phase of the feedback winding voltage leads those of the above embodiments, switching loss of the switching transistors can be reduced.

When discharge lamps, such as fluorescent lamps or HID lamps, are used as load Z , current-limiting elements for stabilizing tube currents are necessary since discharge lamps have negative volt-ampere characteristics, as widely known. It is possible to cause an oscillation transformer of the inverter to produce magnetic leakage so that the oscillation transformer has an inductance component as a

current-limiting element. However, there is a problem of load change; that is, when a plurality of lamps are connected in parallel, since the leakage inductance of the oscillation transformer is constant with respect to a change in the number of lamps, a voltage drop is increased due to the leakage inductance as the number of lamps increases, thereby decreasing the tube current of each lamp. In contrast, as in the present invention, in cases in which leakage inductance at the oscillation transformer T_3 is eliminated and an inductor CH_3 is connected in series to each of the discharge lamps Z , such advantageous effect that a change in the tube current of each discharge lamp Z is reduced with respect the change in the number of load lamps can be obtained.

Next, in another embodiment shown in Fig. 7, transformer T_4 and T_5 are connected in parallel to the output terminals, and the secondary windings n_4 and n_5 of the individual transformers T_4 and T_5 are used as feedback windings. Since the flux changes at the individual windings n_4 and n_5 are identical to each other, oscillation can be caused with the same polarity, as in the above embodiments.

While two inverter outputs are synthesized in parallel in the above embodiments, the number of inverters may be three or more. Further, while full-wave rectification is performed on a power supply V_S so as to be inputted to each inverter in each embodiment, the power supply V_S may be inputted to each of the inverters INV_1 and INV_2 via the output terminals of a single full-wave rectifier DB, as shown in Fig. 8. Furthermore, two different power supplies V_{S1} and V_{S2} may be inputted, as shown in Figs. 9 and 10.

(Effect of the Invention)

As described above, the present invention provides an inverter apparatus in which the output voltages of a plurality of inverters are synthesized in parallel, and the individual inverters can be oscillated with the same polarity and cycle by using the magnetic flux interlinking with the feedback windings of each inverter in common. Thus, output voltages are not reduced, whereby an inverter apparatus in which current load is reduced in each inverter can be provided.

Further, the present invention provides an additional effect that, in cases in which load connected to the output terminals is a plurality of discharge lamps connected in parallel, even when the number of lamps is changed or when one of the discharge lamps becomes unable to be lit due to the life duration thereof, a change in current supplied to individual discharge lamps that normally operate can be reduced.

⑬ 日本国特許庁 (JP)
⑫ 公開特許公報 (A)

⑪ 特許出願公開
昭59—144376

⑤ Int. Cl.³
H 02 M 7/537

識別記号

庁内整理番号
6945—5H

⑬ 公開 昭和59年(1984)8月18日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ インバータ装置

門真市大字門真1048番地松下電
工株式会社内

⑮ 特 願 昭58—19276

⑯ 発 明 者 平伴喜光

⑰ 出 願 昭58(1983)2月7日

門真市大字門真1048番地松下電
工株式会社内

⑱ 発 明 者 久保田諭

⑲ 出 願 人 松下電工株式会社

門真市大字門真1048番地松下電
工株式会社内

門真市大字門真1048番地

⑳ 発 明 者 阪口善保

㉑ 代 理 人 弁理士 竹元敏丸 外2名

明 細 書

1. 発明の名称

インバータ装置

2. 特許請求の範囲

(1) 直流電圧または乾流電圧を入力し、内蔵せる1対のスイッチングトランジスタのオン・オフにより発振トランスを介して高周波電圧を出力するインバータを複数個有し、上記各インバータの出力端を並列接続した出力端に負荷を接続するインバータ装置において、上記インバータ装置の出力電圧を帰還する帰還巻線を上記各インバータに対応して設け、該各帰還巻線の両端を上記それぞれの両トランジスタのベース端子に接続すると共に、各帰還巻線と鎖交する磁束を共通にしたことを特徴とするインバータ装置。

3. 発明の詳細な説明

(技術分野)

本発明は、負荷に高周波電圧を供給するインバータ装置に関する。

(背景技術)

第1図はブッシュブルインバータに係る回路図で、交流電源 V_s を全波整流器 D_B を介して直流電圧を得、該直流電圧を定電流チョーク C_H 及び発振トランス T の1次巻線 n_1 を介して1対のスイッチングトランジスタ Q_1 、 Q_2 を交互にオン・オフさせることにより、発振トランス T の出力巻線 n_2 に高周波電圧を発生させ、負荷 Z に高周波電力を供給するものである。なお、図中 C は共振用コンデンサ、 n_3 は発振帰還線、 E はバイアス電源、 R_0 は起動抵抗、 R_1 、 R_2 はバイアス抵抗である。

かかるインバータの動作を説明する。交流電源 V_s を投入すると、まず起動抵抗 R_0 を通じて、トランジスタ Q_1 、 Q_2 にベース電流が流れ、両トランジスタ Q_1 、 Q_2 が導通しようとするが、トランジスタのばらつき等により、いずれか一方のトランジスタが先にオンすると、発振トランス T に振動電圧が発生する。この振動電圧が帰還巻線 n_3 により両トランジスタ Q_1 、 Q_2 のベース端子間に帰還され、先にオンしたトランジスタを強くオンし、他方の

トランジスタを更に強くオフするように動作し、振動電圧がゼロクロスするまで続き、その後は両トランジスタ Q_1 、 Q_2 のオン・オフ状態が反転し、以降、交互に両トランジスタ Q_1 、 Q_2 がオン・オフし、発振トランス T に高周波電圧が発生し、負荷 Z に高周波電力を供給する。

さて、今、発振トランジスタ T の出力巻線 n_2 に接続された負荷 Z が重い場合、例えば、複数の負荷が並列に接続されたような場合、負荷 Z に供給される電流が増加し、出力巻線 n_2 の電流も増え、発振トランス T の磁束も増大する。従つて、負荷 Z が重い場合、すなわち負荷 Z の容量が大きい場合、発振トランス T の鉄芯の磁路飽和を防止するために磁路断面積を大きくする必要があり、発振トランス T は大型化する。また、両トランジスタ Q_1 、 Q_2 は電容量の大きいものを必要とする。さらに、両トランジスタ Q_1 、 Q_2 のコレクタ・エミッタ間には、電源電圧の3倍近くの高電圧が動作時にかかつており、高耐圧のものが用いられているが、高耐圧で高容量のトランジスタは高価であ

り、電流に対して余裕度の小さいものを使用した場合、信頼性が損われる。

このように負荷 Z の容量が大きい場合に、発振トランス T の小型化を図り、スイッチングトランジスタ Q_1 、 Q_2 の信頼性を考慮すると、複数のインバータの出力を合成し、個々のインバータの発振トランス T 並びにトランジスタ Q_1 、 Q_2 の電流負担を軽減する方法が考えられる。第2図はかかる方法による一例で、複数のインバータ INV_1 、 INV_2 を並列接続したものである。このように構成することにより発振トランスの小型化が図れ、スイッチングトランジスタの電流容量も小さくできる。

しかし、複数のインバータを並列接続しているため、次のような欠点がある。すなわち、個々のインバータ INV_1 、 INV_2 の発振が出力電圧を打ち消すように逆極性で発振し、出力電圧が出ない状態で安定することがある。これは、個々のインバータ INV_1 、 INV_2 が、互いに独立した発振帰還巻線（トランジスタのオン・オフを駆動する）を

有しているからであり、第3図を参照してその理由を説明する。2個のインバータ INV_1 、 INV_2 の各発振トランス T_1 、 T_2 の出力巻線には漏れインダクタンスが存在し、該インダクタンスを図において L_1 、 L_2 で表わす。今、両インバータ INV_1 、 INV_2 が図示したように、出力電圧が逆極性で発振を開始したとすると、負荷 Z には各インバータ INV_1 、 INV_2 より負荷電流 i_1 、 i_2 が流れるが、図示の如く互いに逆極性となる。従つて、両インバータ INV_1 、 INV_2 が略同一の仕様とすれば、負荷電流 i_1 、 i_2 が略等しくなり、負荷 Z には電圧が発生せず、電力は両インバータ INV_1 、 INV_2 より供給されない。このため、電流は図中破線で示す i_{out} の如く、各発振トランス T_1 、 T_2 の出力巻線を環流することになる。これは個々のインバータよりみれば負荷 Z より他のインバータの方がインピーダンスが低くなることを意味しておりこの状態で安定するわけである。

もし、両インバータ INV_1 、 INV_2 が同極性で発振開始しようとしても、この場合は、負荷イン

ピーダンスが負荷 Z で決まり、従つて、逆極性で発振する場合に比べて負荷インピーダンスが高い状態となる。而して、回路は2種の負荷インピーダンス状態をとり得ず、最も低い負荷状態で安定するため、同極性で発振し安定動作することは第3図に示す回路ではあり得ないことになるからである。

（発明の目的）

本発明は上記の点に鑑みなされたもので、その目的とするところは、複数のインバータの出力電圧を並列合成するインバータ装置において、各インバータが同極性、同一周期で発振し、有効な出力電圧を得られるインバータ装置を提供するためである。

（発明の開示）

本発明は、複数のインバータの出力電圧を並列合成するインバータ装置において、個々のインバータの帰還巻線と鎖交する磁束を共通化することにより、各インバータの発振を同極性、同一周期で発振させたことを特徴とする。

以下、本発明を実施例に基づき説明する。第4図は本発明に係る一実施例を示す回路図で、2個のプッシュプルインバータ INV_1 、 INV_2 の各出力端を並列接続した出力端にトランス T_3 を接続し、該トランス T_3 の2次巻線 n_4 、 n_5 を帰還巻線とし、該帰還巻線 n_4 、 n_5 の両端イーロ、ハーニを、前記両インバータ INV_1 、 INV_2 を構成する各1対のスイッチングトランジスタ Q_1 、 Q_2 及び Q_3 、 Q_4 の各ベース端子間に接続する。他の構成は前記第1図に示す構成と同等であるので説明を省略する。

而して、上記帰還巻線 n_4 、 n_5 の磁束は共有化されているので、帰還巻線 n_4 、 n_5 の前記ベース端子間への接続を適正にすることにより、2個のインバータ INV_1 、 INV_2 のそれぞれのベース端子間に帰還される電圧を、同一周期、同極性すなわち同位相にすることができる。従つて、前述の理由により発振の極性が定まるため、従来のように出力電圧を打ち消すように発振することがなくなる。

電圧の位相が進んでいるため、スイッチングトランジスタのスイッチングロスを低減できる利点がある。

なお、負荷 Z として蛍光灯、HIDランプの如き放電灯を用いる場合、放電灯は周知のように、電圧電流特性が負特性を有するため、管電流を安定化するための限流要素が必要となる。このため、インバータの発振トランスに磁気漏れを生じさせ発振トランスにインダクタンス分を持たせることにより限流要素とする方法もあるが、多灯並列に接続した場合、灯数変化に対して発振トランスでの漏れインダクタンスが一定であるため、各灯の管電流が灯数が増える程、漏れインダクタンスでの電圧降下が増大し、従つて、管電流が減少するという負荷変動の問題があるが、本実施例のように、発振トランス T_3 での漏れインダクタンスをなくし、各放電灯 Z にインダクタンス CH_3 を直列に挿入した場合、負荷灯数の変化に対し、各放電灯 Z での管電流の変化が少なくなるという効果がある。

次に、第5図は異なる実施例を示し、前記実施例と同様に2個のプッシュプルインバータ INV_1 、 INV_2 の各出力端子を並列接続し、一方のインバータ INV_1 の発振トランス T_1 に巻線 n_4 、 n_5 を設け帰還巻線とし、各インバータ INV_1 、 INV_2 のベース端子に接続する。かかる実施例においても前記実施例と同様に帰還巻線 n_4 、 n_5 と鎖交する磁束は共有化されており、また、帰還巻線 n_4 、 n_5 の極性は定まっているため、各インバータ INV_1 、 INV_2 の発振は同極性で行われ、出力電圧が打ち消されるように発振することはない。本実施例は前記実施例と比べ帰還巻線用のトランス T_3 を省けるので、小型化できる利点がある。

第6図は更に異なる実施例を示し、第3図に示す出力端に設けたトランス T_3 に直列にコンデンサ C_3 を接続し、トランス T_3 に設けた帰還巻線 n_4 、 n_5 を、各インバータ INV_1 、 INV_2 のスイッチングトランジスタのベース端子に接続したものでかかる実施例においても前記実施例と同様な発振動作を行う。また、前記実施例と比べ帰還巻線電

次に、第7図に示す実施例は、出力端に並列にトランス T_4 、 T_5 を設け、各トランス T_4 、 T_5 の2次巻線 n_4 、 n_5 を帰還巻線としたもので、各巻線 n_4 、 n_5 での磁束変化が共通であるため、前記実施例と同様に同極性で発振させることができる。

以上の各実施例では2個のインバータ出力を並列に合成しているが、インバータの数は3台以上でもよく、また、各実施例においては共通の電源 V_s をそれぞれ全波整流して各インバータに入力しているが、第8図に示すように1個の全波整流器 DB の出力端より各インバータ INV_1 、 INV_2 に入力してもよく、更に、第9図及び第10図に示すように互いに異なる電源 V_{s1} 、 V_{s2} から入力してもよい。

(発明の効果)

本発明は上記のように、複数個のインバータの出力電圧を並列合成したインバータ装置において各インバータの帰還巻線と鎖交する磁束を共通化したことにより、各インバータの発振を同極性、同一周期で行わせることができる。従つて、出力

電圧を低減することがなくなり、各インバータにおける電流負担を軽減したインバータ装置を提供できた。

なお、出力端に接続する負荷が、放電灯の並列多灯である場合、灯数を変化させたときあるいは一部の放電灯が寿命により点灯不能になったときにも、正常に動作する個々の放電灯に供給される電流の変化を少なくすることができるという付加的効果を有する。

4. 図面の簡単な説明

第1図乃至第3図は従来例に係る回路図、第4図乃至第10図は本発明に係るそれぞれ異なる実施例である。

(各図略)

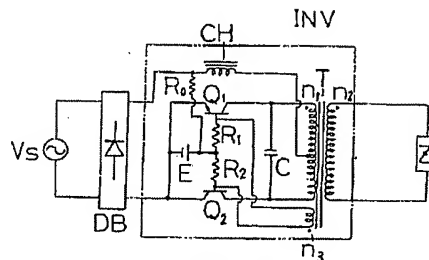
特許出願人

松下電工株式会社

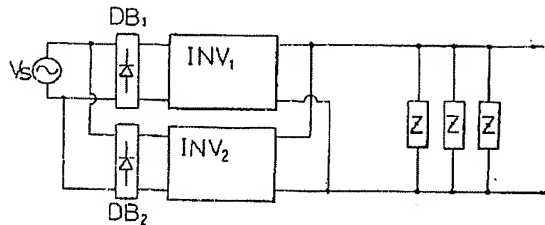
代理人弁理士 竹元敏丸

(ほか2名)

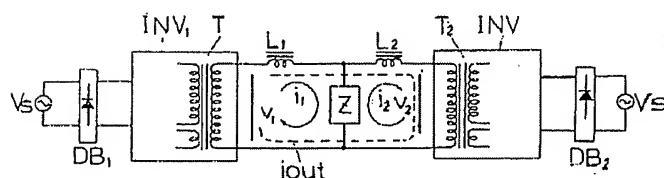
第1図



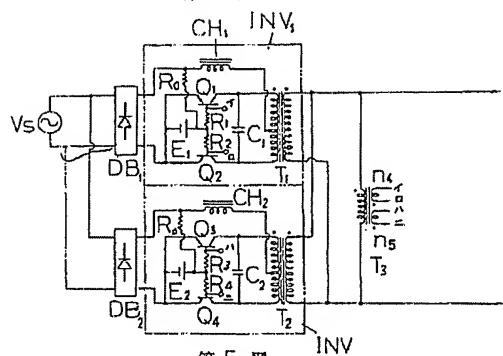
第2図



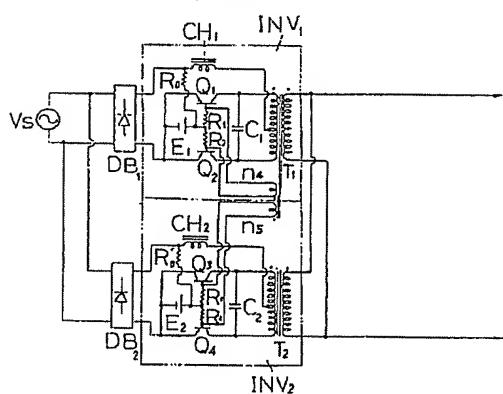
第3図



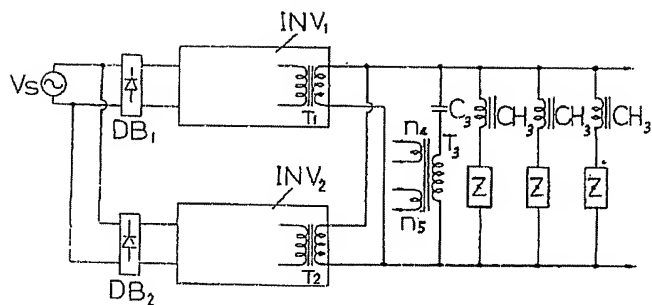
第4図



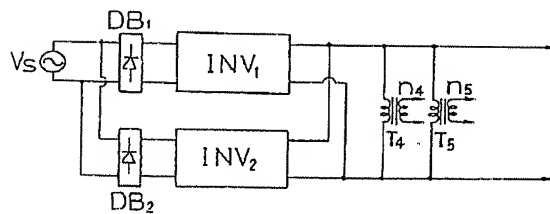
第5図



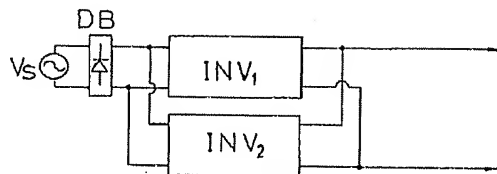
第6図



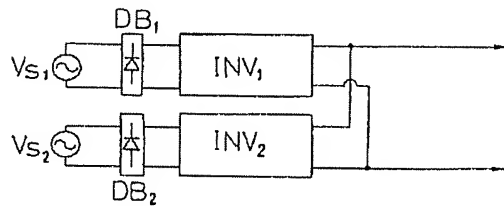
第7図



第8図



第9図



第10図

